

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-196688

(43)Date of publication of application : 16.07.1992

(51)Int.Cl.

H04N 5/335

(21)Application number : 02-321911

(71)Applicant : NEC CORP

(22)Date of filing : 26.11.1990

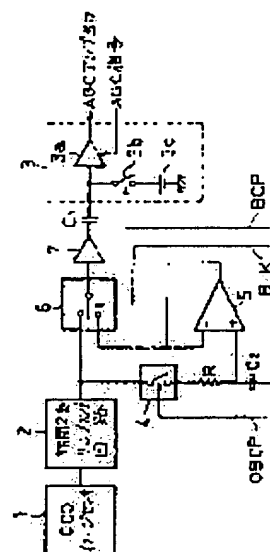
(72)Inventor : TOGASHI AKIRA

(54) VIDEO SIGNAL PROCESSING CIRCUIT

(57)Abstract:

PURPOSE: To allow the correct reproduction of a DC level by substituting the output of a CCD image sensor with the potential equal to an optical black level in the period when unnecessary signals exclusive of video signals are outputted from the CCD-image sensor.

CONSTITUTION: A resistor R, a capacitor C2 and an operational amplifier 5 constitute a sample-and-hold circuit and the optical black potential held in the capacitor C2 is inputted to one input terminal of a changeover switch 6. The video signal which is the output of a correlation double sampling circuit is inputted to another input terminal. The changeover switch 6 outputs the optical black potential when a BLK is an H level and output the video signal when the BLK is an L level. Then, the signal output by the unnecessary charge during a vertical blanking period is substd. with the optical black level and even if the input signal to an AGC amplifier 3 is DC-cut by a capacitor C1, the DC level is prevented from receiving a fluctuation even at an input point. Normal DC reproduction is possible in this way.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-196688

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)7月16日

H 04 N 5/335

R

8838-5C

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 映像信号処理回路

⑯ 特 願 平2-321911

⑰ 出 願 平2(1990)11月26日

⑱ 発 明 者 富 樫 明 東京都港区芝5丁目7番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 尾身 祐助

明 細 書

1. 発明の名称

映像信号処理回路

2. 特許請求の範囲

CCDイメージセンサの出力から得られる映像信号の光学的黒レベル期間の電位をサンプルホールドするサンプルホールド回路と、

前記映像信号と前記サンプルホールド回路の出力信号とが入力され、少なくとも垂直ブランキング期間の大部分の期間では前記サンプルホールド回路の出力信号を出力しそれ以外の期間では前記映像信号を出力する切り換えスイッチと、を具備する映像信号処理回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はCCDエリアイメージセンサを用いたビデオカメラの映像信号処理回路に関する。

〔従来の技術〕

従来のビデオカメラの信号処理は第5図に示す回路により行われていた。同図において、1はCCDイメージセンサ、2はCCDイメージセンサ1の出力信号をノイズ低減を図りつつサンプルホールドする相関2重サンプリング回路、C₁はDCカット用のコンデンサ、3は可変利得アンプ3a、クランプスイッチ3bおよびクランプ用の電圧源3cを有するAGCアンプである。

AGCアンプ3の可変利得範囲は通常0～18dB程度であり、そして利得0dBのとき白-黒レベル電位差は100～200mV程度に設定されている。相関2重サンプリング回路2から出力される映像信号は、NTSCで約60Hzまでの低域周波数成分を含んでいるため、AGCアンプにはDC直結で入力されることが理想的である。しかし、AGCアンプ部は回路規模が大きく、通常はIC化されたものが使用され、また、最大利得が18dBと大きいと外部回路とDC電位を合わせるのは困難である。そのため、この信号処

理回路ではコンデンサ C_1 によりDC成分をカットした後、映像信号中のオブチカルブラック（光学的黒）レベル出力期間、あるいはそれに相当するような出力（例えば、空送り時の出力）の安定期間をクランプして、信号のDC電位をAGC部のアンプに適合する電位に合わせるようにしている。

【発明が解決しようとする課題】

CCDイメージセンサでは、垂直の映像ブランキング期間を用いて垂直転送を行なうため、センサの駆動方法によってはブランキング期間中に本来の映像信号には必要のない出力信号が出てくる場合がある。例えばCCDイメージセンサでホトダイオードへの蓄積時間を等価的に短くするシャッタモードの駆動を行う場合には、垂直ブランキング期間に垂直レジスタを高速駆動することによって、センサ内の不要電荷の掃き出しを行うが、この転送を順方向、すなわち水平CCDレジスタ方向に行うと、この掃き出し動作を行っている期間（約8～16Hの期間）、水平CCDレジスタ

により、実際には完全に消去することは難しい。

また、垂直ブランキング期間中の出力信号には垂直転送パルスのノイズが重畳される。このノイズレベルは数十mVであって、先の不要電荷によるノイズレベルより低い、AGCアンプの利得が最大の18dBであるときにはこのノイズによる影響も無視できなくなる。

【課題を解決するための手段】

本発明の映像信号処理回路は上述したような問題を解決するため、CCDエリアイメージセンサの出力を相関2重サンプリングすることにより得られる映像信号について、この映像信号中のオブチカルブラックレベル期間あるいはそれに相当する期間の電位をサンプルホールドするサンプルホールド回路と、このサンプルホールド回路によって得られる電位と前記映像信号のいずれかを出力する切り換えスイッチとを有し、この切り換えスイッチは、前記映像信号の少なくとも垂直ブランキング期間の大部分の期間に前記サンプルホールド回路により得られる電位を出力するよう構成さ

る。を通して不要電荷が出力され、センサ出力に飽和出力（通常約1.0V_{pp}程度）の不要出力が発生する場合がある。このようなセンサ出力が得られた場合の相関2重サンプリング回路の出力は第6図に示すようになる。ところが、AGCアンプ3への白レベル入力は利得が18dBのとき20mV程度であるので、不要電荷掃き出し時には、相関2重サンプリング回路からは映像信号出力期間に比較して著しく大きな信号が出力されることになる。この大出力信号はコンデンサ C_1 を介してAGCアンプに入力されるが、その信号レベルは、可変利得アンプ3aの、入力インピーダンスを介する放電作用により徐々に低下する。そのため、垂直ブランキング期間終了直後のDC電位が下がり気味になり、所謂“垂直サグ”とよばれる映像の沈み込み現象が引き起こされる。この現象はAGCアンプに入力する際のオブチカルブラッククランプ回路によりDC電位を再生することによってある程度までは改善されるが、クランプするスイッチ及び電圧源の持つインピーダンス成分

【実施例】

次に、本発明の実施例について図面を参照して説明する。

第1図は、本発明の一実施例を示す回路図であり、第2図は、この回路に用いられるパルスのタイミングチャートである。

第1図において、1はCCDイメージセンサ、2は相関2重サンプリング回路、3はAGCアンプ、4はオブチカルブラッククランプパルスOBCKPによって制御されるサンプルスイッチ、5はオペアンプ、6はブランキングパルスBLKにより制御される切り換えスイッチ、7はバッファアンプである。

サンプルスイッチ4は、オブチカルブラック出力期間に、この期間にHレベルとなるOBCKPによりオンせしめられ、抵抗Rを介してコンデンサ C_1 にオブチカルブラック電位を伝達する。抵抗R、コンデンサ C_1 とオペアンプ5はサンプルホールド回路を構成しており、コンデンサ C_1 に保

持されたオブチカルブラック電位は、インピーダンス変換用のオペアンプ5によるボルテージフォロウを介して切り換えスイッチ8の一方の入力端子に入力される。切り換えスイッチ8のもう一方の入力端子には相関2重サンプリング回路の出力である映像信号が入力され、これらの2つの入力信号は、水平ブランキング期間の開始と同時にHレベルとなりこれの終了より少し早くLレベルとなる、また垂直ブランキング期間の開始と同時にHレベルとなりこれの終了時期より1H分程度早くLレベルとなるブランキングパルスBLKにより切り換えられる。即ち、切り換えスイッチ8はBLKがHレベルの時はオブチカルブラック電位を出力し、Lレベルの時は映像信号を出力する。

この回路により前述した垂直ブランキング期間中の不要電荷による信号出力はオブチカルブラックレベルであるオペアンプの出力電位に置き換えられ、AGCアンプ3に入力されることはなくなる。したがって、AGCアンプへの入力信号をコンデンサC₁によりDCカットしても可変利得ア

ンプ3aの入力点においてDCレベルが変動を受けることがなくなり、置き換えられたオブチカルブラックレベルをクランプすることにより、正常なDC再生が行われるようになる。

第3図は本発明の他の実施例を示す回路図であり、第4図は、この回路に用いられるパルスのタイミングチャートである。

本実施例回路の第1図の回路と相違する点は、相関2重サンプリング回路と切り換えスイッチ8との間および相関2重サンプリング回路2とサンプルスイッチ4との間にそれぞれバッファアンプ8、9が接続された点である。

そして、本実施例ではブランキングパルスBLK'が垂直ブランキング期間の一部においてのみHレベルとなるパルスであり、またクランプスイッチ3bがオブチカルブラッククランプパルスOBCLPによって制御されている(この点は第5図の従来例と同様である)。

先の実施例では、切り換えスイッチ8の制御信号として水平ブランキング期間にもHレベルとな

るブランキングパルスBLKを用いていたので、水平ブランキング期間にも映像信号をオブチカルブラックレベルで置き換えていたが、本実施例においては、垂直ブランキング期間内の不要電荷出力期間においてのみオブチカルブラックレベルで相関2重サンプリング回路2の出力を置き換えている。

以上の構成により、本実施例も先の実施例と同様の効果を奏することができる。

【発明の効果】

以上説明したように、本発明は、CCDイメージセンサから映像信号以外の不要な信号が出力される期間には、CCDイメージセンサの出力をオブチカルブラックレベルと等しい電位で置き換えるようにしたものである。本発明によれば、不要な信号による電位の変動を抑制することができ、コンデンサによるDCカット等の処理を行っても正しくDCレベルを再生することができる。

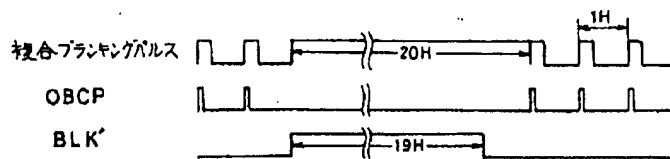
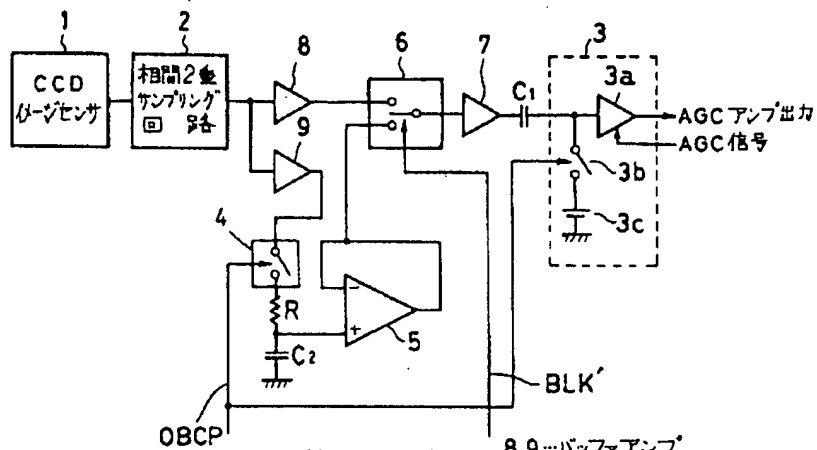
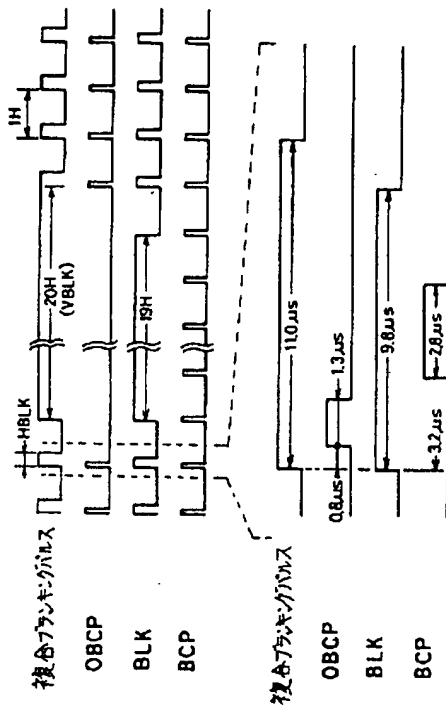
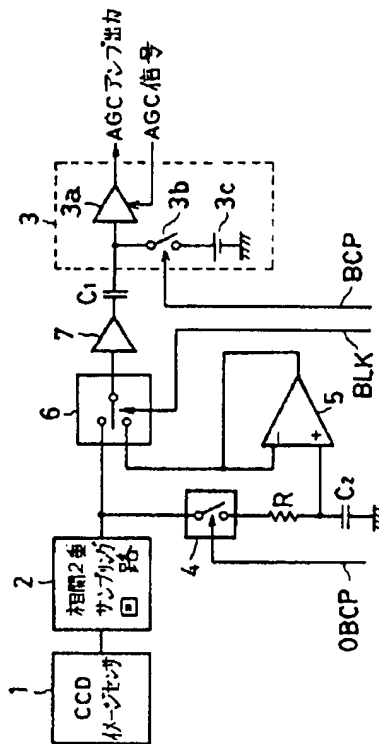
また、CCDイメージセンサにおいては、垂直ブランキング期間には、出力信号に垂直転送パル

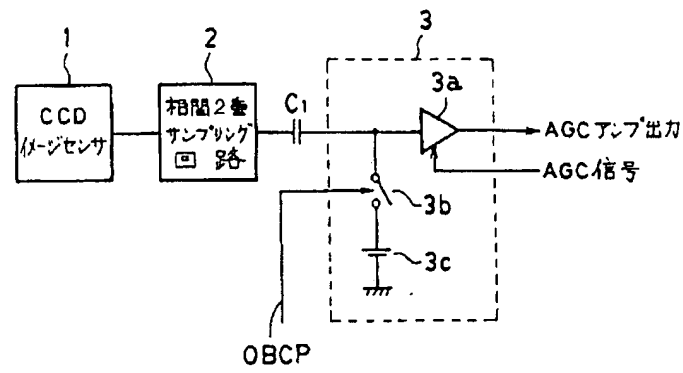
4. 図面の簡単な説明

第1図は、本発明の一実施例を示す回路図、第2図は、第1図の回路に用いられるパルスのタイミングチャート、第3図は、本発明の他の実施例を示す回路図、第4図は、第3図の回路に用いられるパルスのタイミングチャート、第5図は、従来例の回路図、第6図は、垂直ブランキング内に不要電荷掃き出し転送を行った場合の相関2重サンプリング回路の出力波形図である。

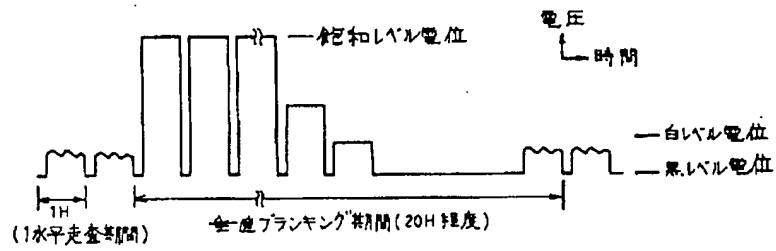
1…CCDイメージセンサ、2…相関2重サンプリング回路、3…AGCアンプ、3a…可変利得アンプ、3b…クランプスイッチ、3c…電圧源、4…サンプルスイッチ、5…オペアンプ、6…切り換えスイッチ、7～9…バッファアンプ、C₁…DCカット用コンデンサ、C₂…オブチカルブラックレベル保持用コンデンサ。

代理人 弁理士 尾身祐助





第 5 図



第 6 図